

第10章



D/A与A/D转换器及其应用

10.1 概述

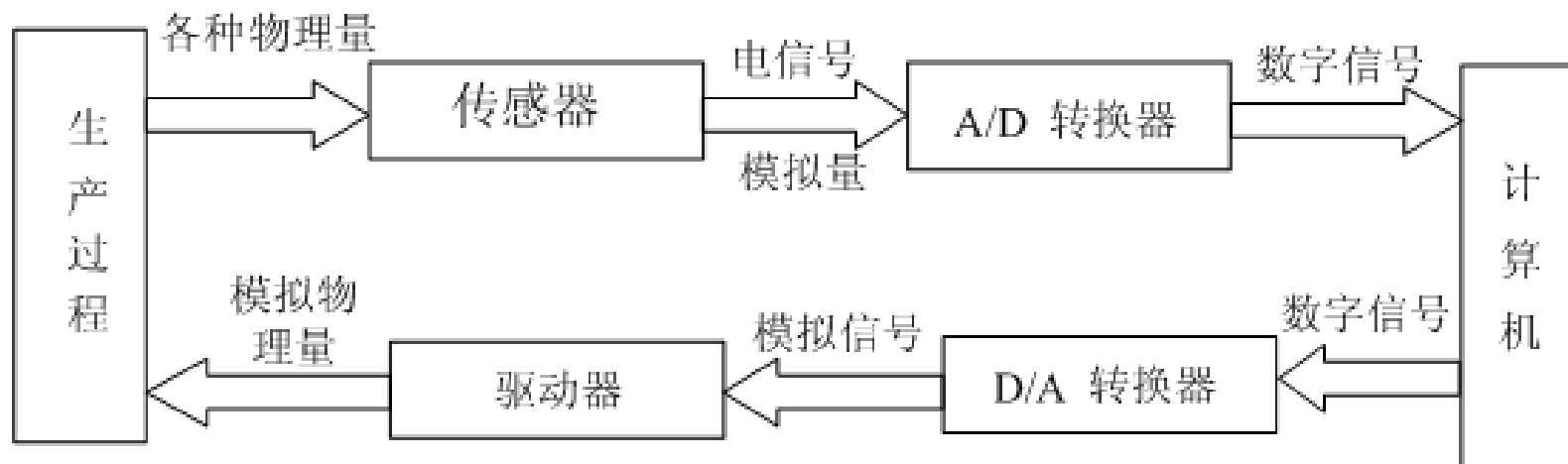


图 10-1 计算机检测与控制系统示意图

10.2 D/A转换器

10.2.1 D/A转换原理

$$D = d_{n-1}2^{n-1} + d_{n-2}2^{n-2} + \dots + d_12^1 + d_02^0 \quad (10-1)$$

$$u_o = K_u(d_{n-1}2^{n-1} + d_{n-2}2^{n-2} + \dots + d_12^1 + d_02^0) \quad (10-2)$$



图 10-2 D/A 转换器的电路结构框图

10.2 D/A转换器

10.2.2 二进制权电阻网络型D/A转换器

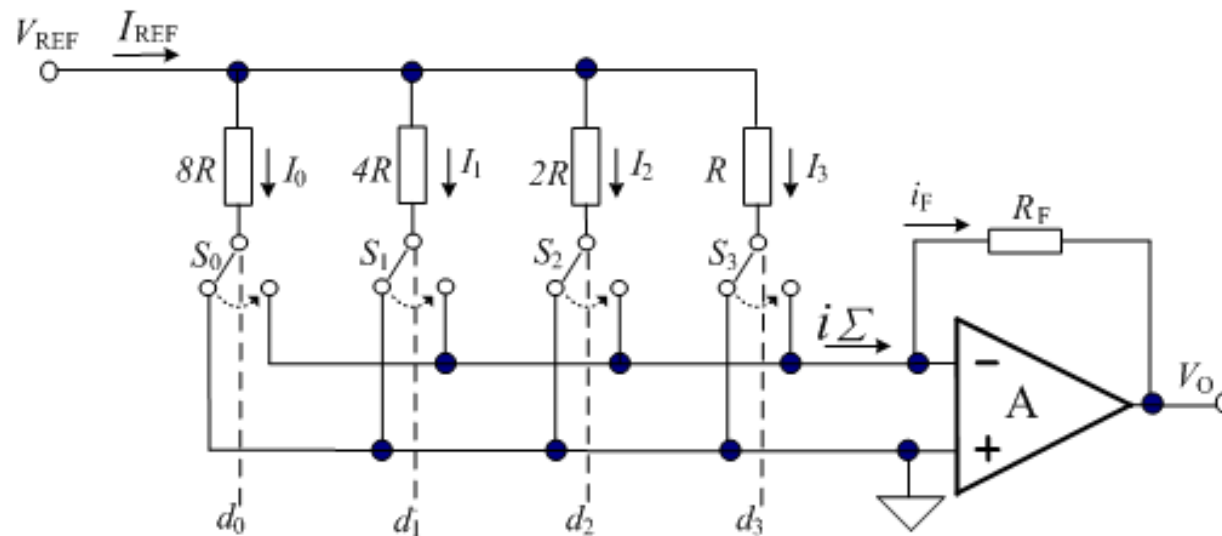


图 10-3 二进制权电阻网络 D/A 转换器

10.2 D/A转换器

10.2.2 二进制权电阻网络型D/A转换器

$$\begin{aligned} I_0 &= \frac{V_{\text{REF}}}{8R} & I_1 &= \frac{V_{\text{REF}}}{4R} & I_2 &= \frac{V_{\text{REF}}}{2R} & I_3 &= \frac{V_{\text{REF}}}{R} \\ i_{\Sigma} &= I_0 + I_1 + I_2 + I_3 = \frac{V_{\text{REF}}}{8R} D_0 + \frac{V_{\text{REF}}}{4R} D_1 + \frac{V_{\text{REF}}}{2R} D_2 + \frac{V_{\text{REF}}}{R} D_3 \\ &= \frac{V_{\text{REF}}}{2^3 R} (2^3 \cdot D_3 + 2^2 \cdot D_2 + 2^1 \cdot D_1 + 2^0 \cdot D_0) \end{aligned} \quad (10-3)$$

$$R_F = R/2$$

$$V_o = -R_F i_F = -\frac{R}{2} \cdot i_{\Sigma} = -\frac{V_{\text{REF}}}{2^4} (2^3 \cdot D_3 + 2^2 \cdot D_2 + 2^1 \cdot D_1 + 2^0 \cdot D_0) \quad (10-4)$$

$$0 \sim -\frac{2^n - 1}{2^n} V_{\text{REF}}$$

10.2 D/A转换器

10.2.3 倒T型电阻网络D/A转换器

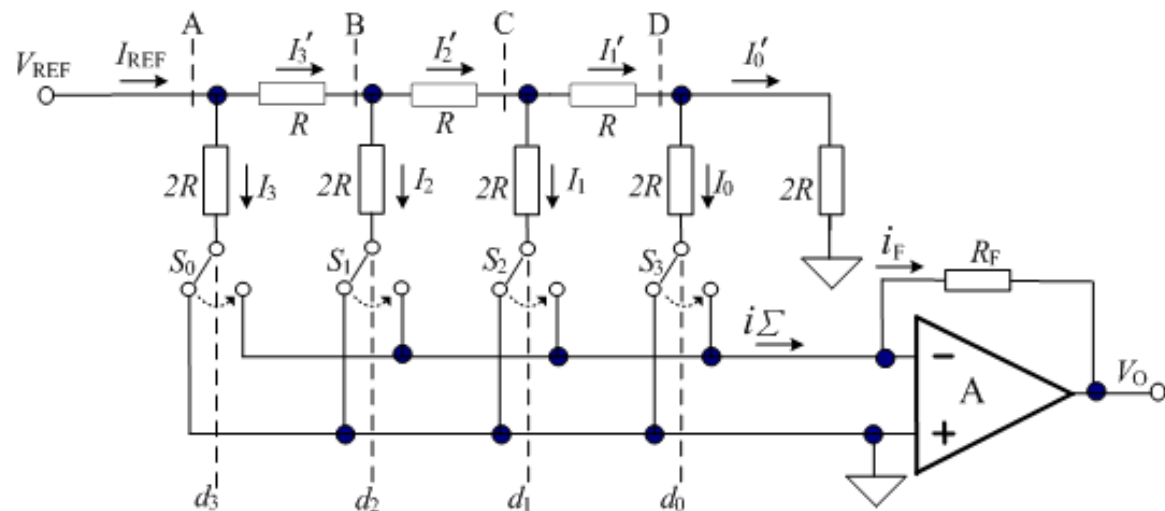


图 10-4 R-2R 倒 T 形电阻网络 D/A 转换器

10.2 D/A转换器

10.2.3 倒T型电阻网络D/A转换器

$$I_{\text{REF}} = \frac{V_{\text{REF}}}{R} \quad I_3 = \frac{1}{2} I_{\text{REF}} = \frac{V_{\text{REF}}}{2R} ; \quad I_2 = \frac{1}{4} I_{\text{REF}} = \frac{V_{\text{REF}}}{4R} ; \quad I_1 = \frac{1}{8} I_{\text{REF}} = \frac{V_{\text{REF}}}{8R} ; \quad I_0 = \frac{1}{16} I_{\text{REF}} = \frac{V_{\text{REF}}}{16R}$$

$$V_o = -R_F i_F = -R_F i = -\frac{V_{\text{REF}} R_F}{2^4 R} (2^3 \cdot d_3 + 2^2 \cdot d_2 + 2^1 \cdot d_1 + 2^0 \cdot d_0) \quad (10-5)$$

$$R_F = R$$

$$V_o = -\frac{V_{\text{REF}}}{2^4} (2^3 \cdot d_3 + 2^2 \cdot d_2 + 2^1 \cdot d_1 + 2^0 \cdot d_0) \quad (10-6)$$

【例 10-1】4 位 R-2R 倒 T 形电阻网络 DAC 如图 10-4 所示，设基准电压： $V_{\text{REF}} = -8\text{V}$ ， $R_F = R$ ，试求其最大输出电压值。

解：将 $d_3 d_2 d_1 d_0 = 1111$ 代入式 (10-6) 得出最大输出电压值为 7.5V ：

$$V_o = -\frac{V_{\text{REF}}}{2^4} (2^3 \cdot d_3 + 2^2 \cdot d_2 + 2^1 \cdot d_1 + 2^0 \cdot d_0) = -\frac{-8\text{V}}{2^4} (2^3 \cdot 1 + 2^2 \cdot 1 + 2^1 \cdot 1 + 2^0 \cdot 1) = 7.5\text{V}$$

10.2 D/A转换器

10.2.4 D/A转换器的主要技术参数

1. 分辨率

$$\text{分辨率} = 1/(2^n - 1) \quad (10-7) \quad \frac{1}{2^n - 1} = \frac{1}{2^{10} - 1} = \frac{1}{1023} \quad 0.001$$

2. 转换精度

$$V_{\text{LSB}}/2$$

3. 转换速度

4. 非线性误差

5. 温度系数

10.2 D/A转换器

10.2.5 DAC专用器件及其应用

1. 并行D/A转换器DAC0832的用法

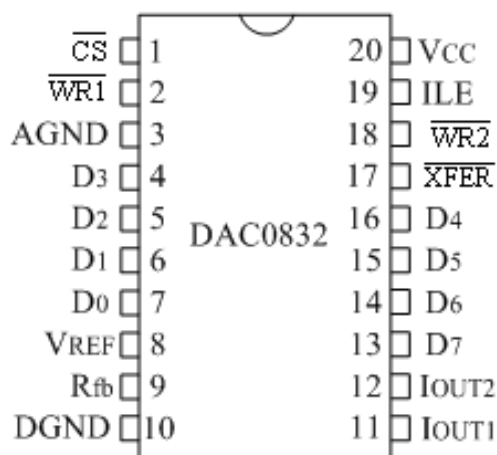


图 10-5 DAC0832 的引脚图

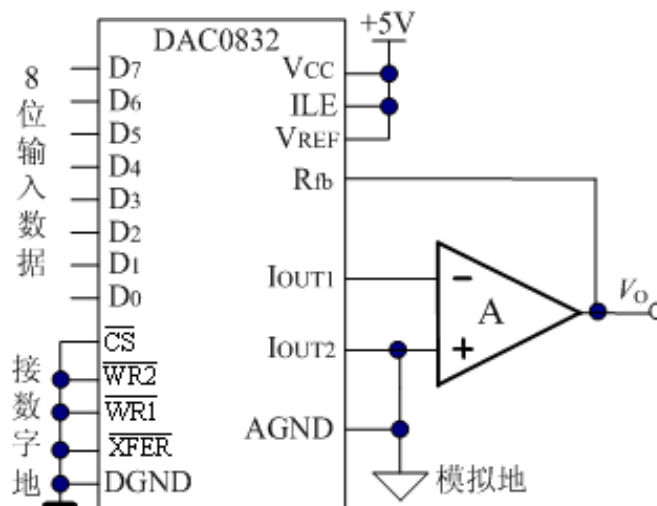


图 10-6 DAC0832 的典型应用电路

$$I_{OUT1} = \frac{V_{REF}}{R} \times \frac{(D)_{10}}{256} ; I_{OUT2} = \frac{V_{REF}}{R} \times \frac{255 - (D)_{10}}{256} ; V_O = -(I_{OUT1} \times R_{fb}) ;$$

10.2 D/A转换器

10.2.5 DAC专用器件及其应用

2. 并行D/A转换器AD7520的用法

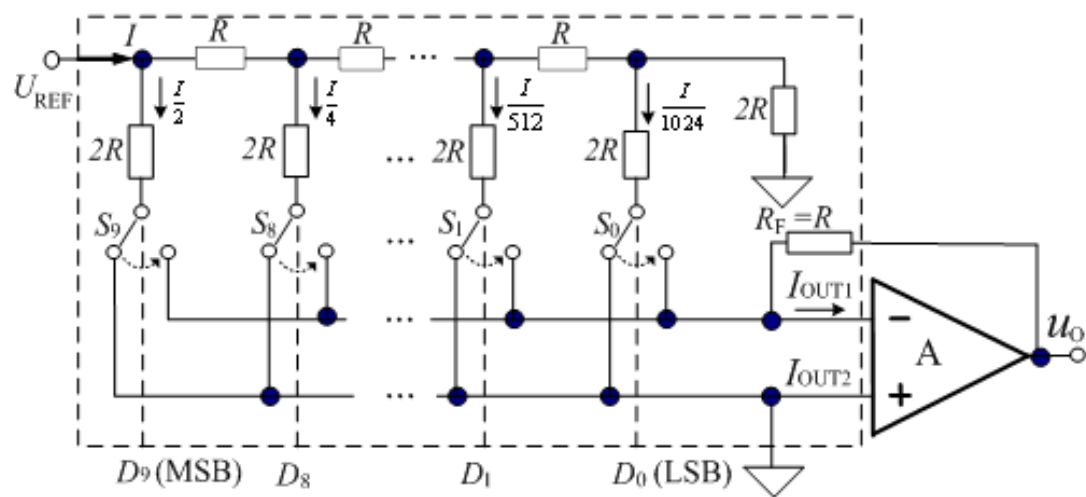


图 10-7 AD7520 内部逻辑结构图

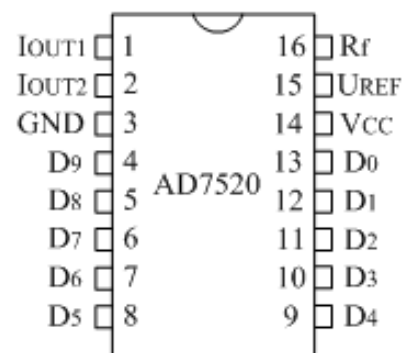


图 10-8 AD7520 外引脚图

10.2 D/A转换器

10.2.5 DAC专用器件及其应用

3. AD7520应用举例

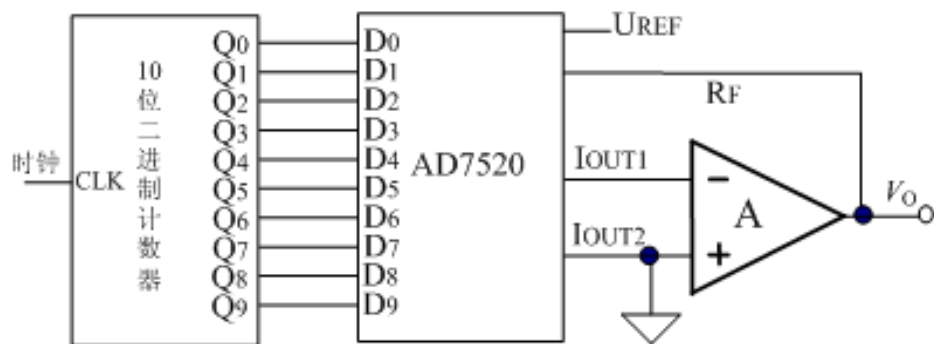


图 10-9 AD7520 组成的锯齿波发生器

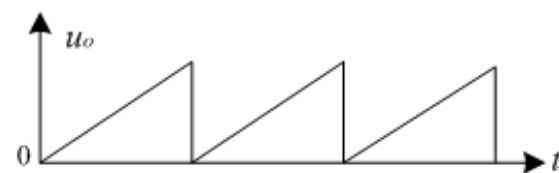


图 10-10 输出的锯齿波波形

10.2 D/A转换器

10.2.5 DAC专用器件及其应用

4. 串行DAC转换器TLC5615

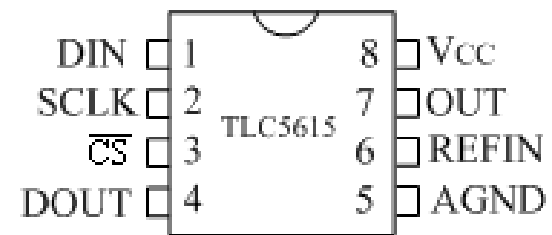


图 10-11 TLC5615 引脚图

10.3 A/D转换器

10.3.1 A/D工作原理

1. 采样—保持

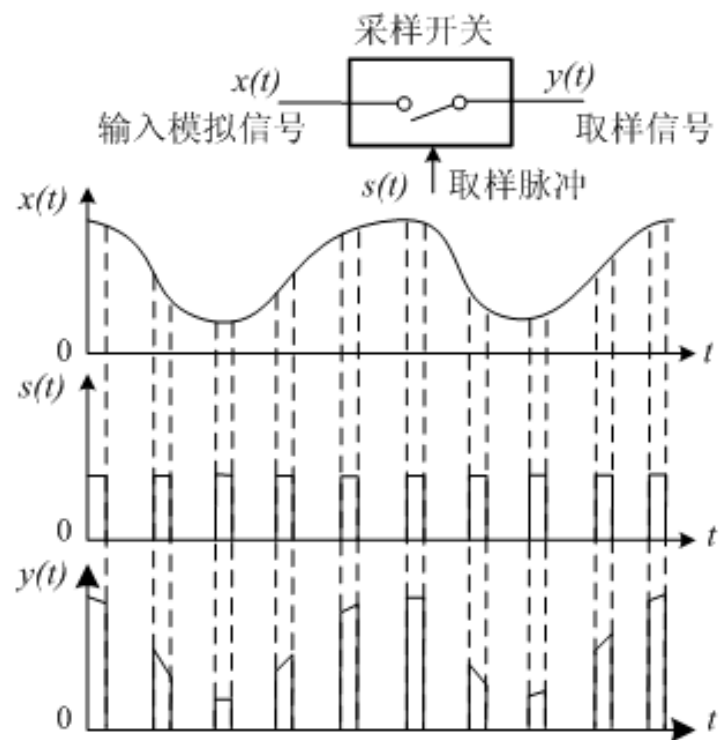


图 10-12 采样过程操作示意图

10.3 A/D转换器

10.3.1 A/D工作原理

1. 采样—保持

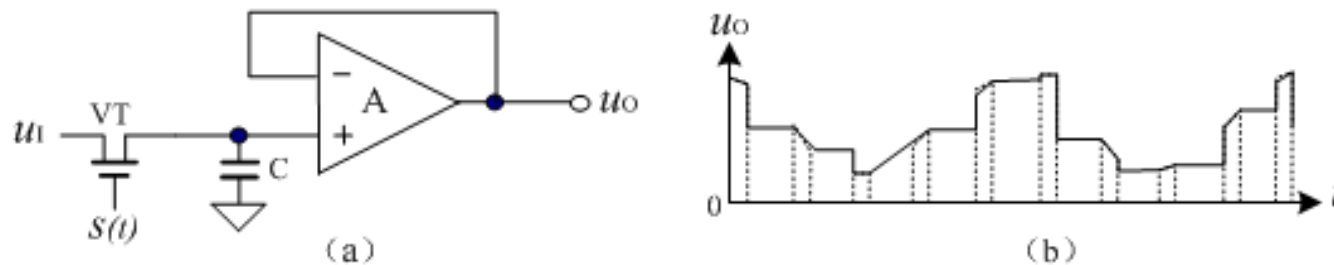


图 10-13 采样—保持电路(a)，及输出波形(b)

10.3 A/D转换器

10.3.1 A/D工作原理

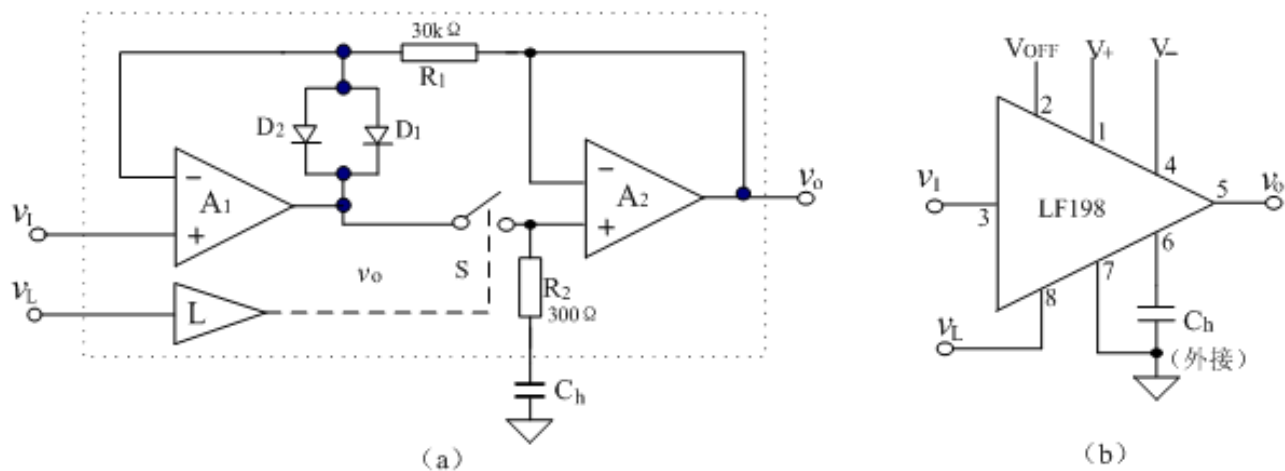


图 10-14 集成采样-保持器 LE198 的电路原理图(a)及符号(b)

2. 量化和编码

10.3 A/D转换器

10.3.2 A/D转换器工作原理

1. 并行比较型A/D转换器

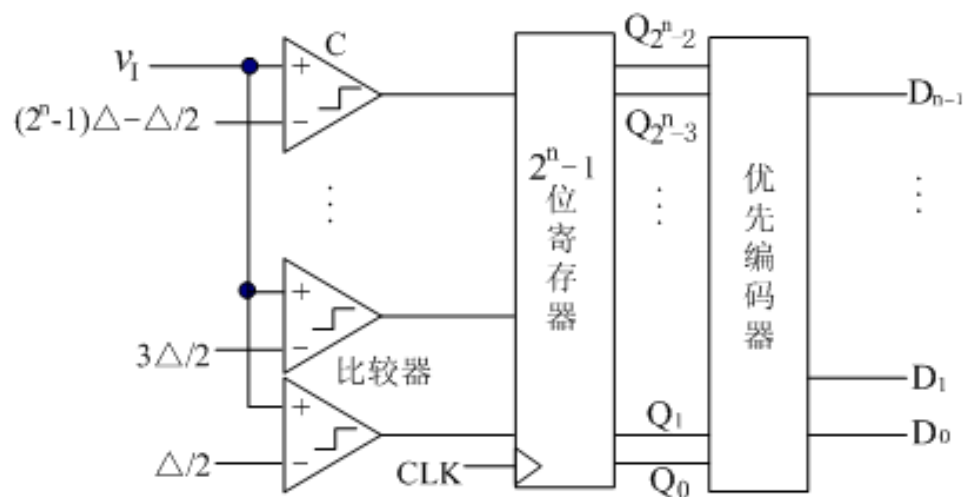


图 10-15 并行比较型 A/D 转换器原理框图

10.3 A/D转换器

10.3.2 A/D转换器工作原理

2. 反馈比较型A/D转换器

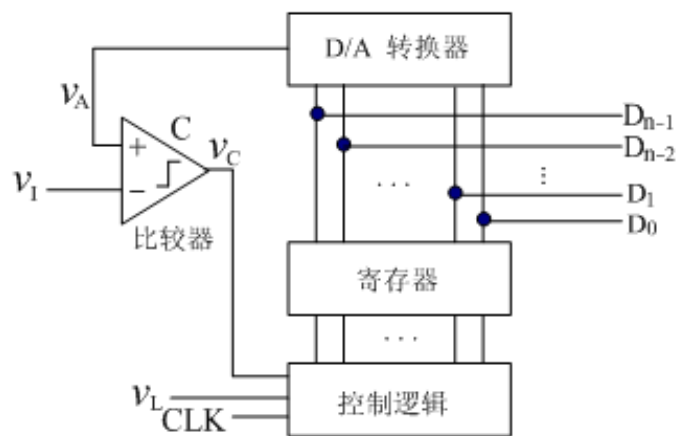


图 10-16 逐次比较型 A/D 转换器原理框图

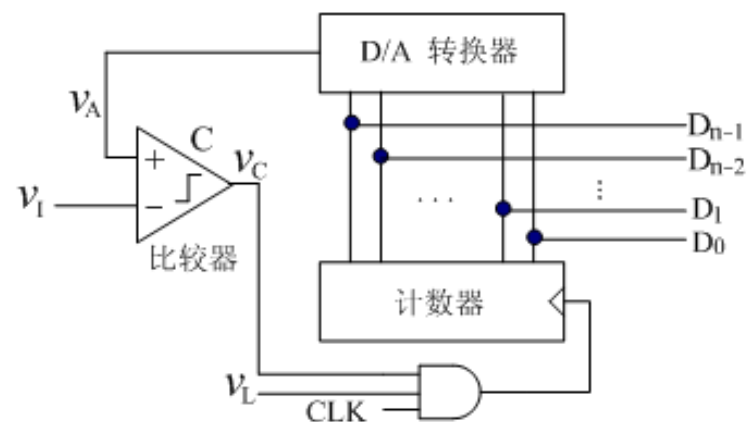


图 10-17 计数比较型 A/D 转换器原理框图

10.3 A/D转换器

10.3.2 A/D转换器工作原理

3. 双积分型A/D转换器

- ① 抗干扰能力强。
- ② 工作稳定性好，可实现高精度转换。

10.3 A/D转换器

10.3.3 A/D转换器的主要技术参数

1. 分辨率
2. 转换误差
3. 转换时间

10.3 A/D转换器

10.3.4 典型集成A/D转换器及应用

1. ADC0809的应用

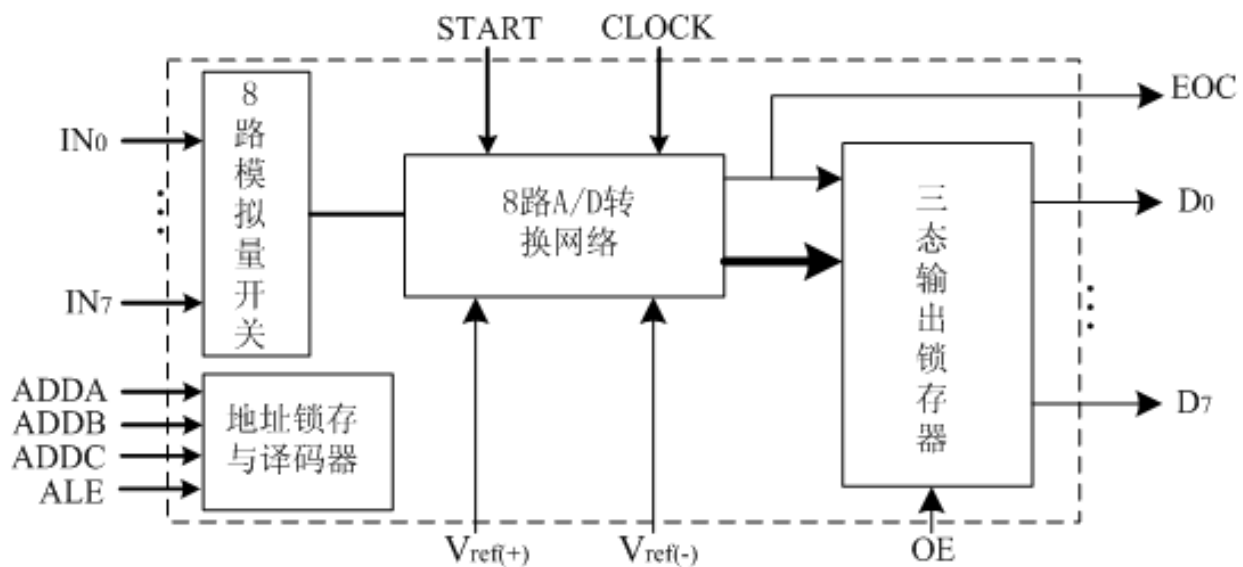


图 10-18 ADC0809 原理框图

10.3 A/D转换器

10.3.4 典型集成A/D转换器及应用

1. ADC0809的应用

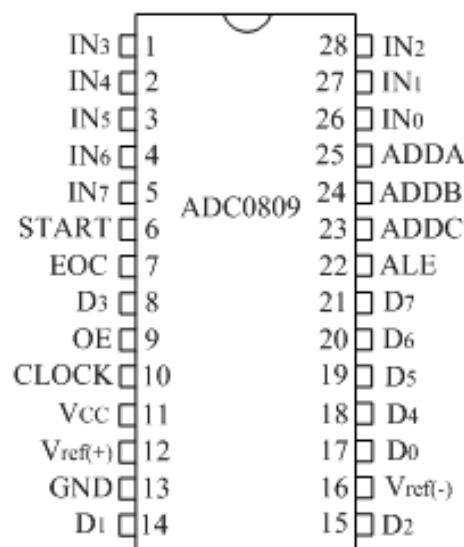


图 10-19 ADC0809 芯片引脚图

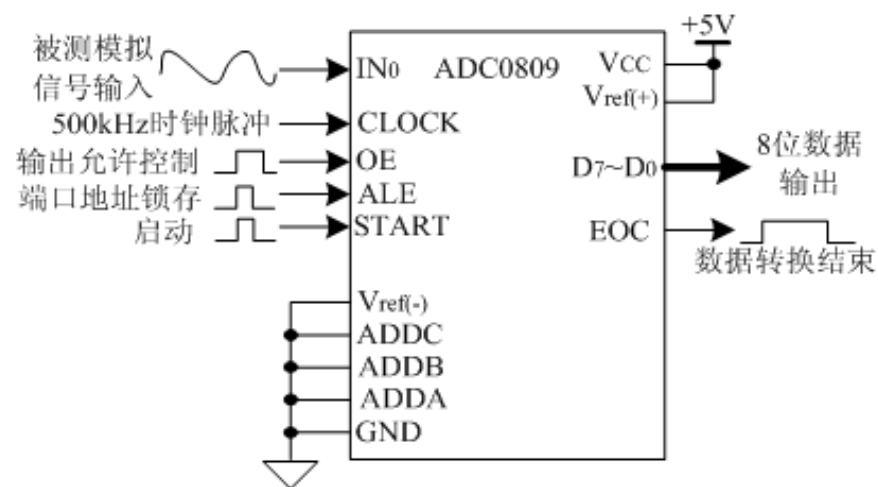


图 10-20 ADC0809 典型应用电路

10.3 A/D转换器

10.3.4 典型集成A/D转换器及应用

1. ADC0809的应用

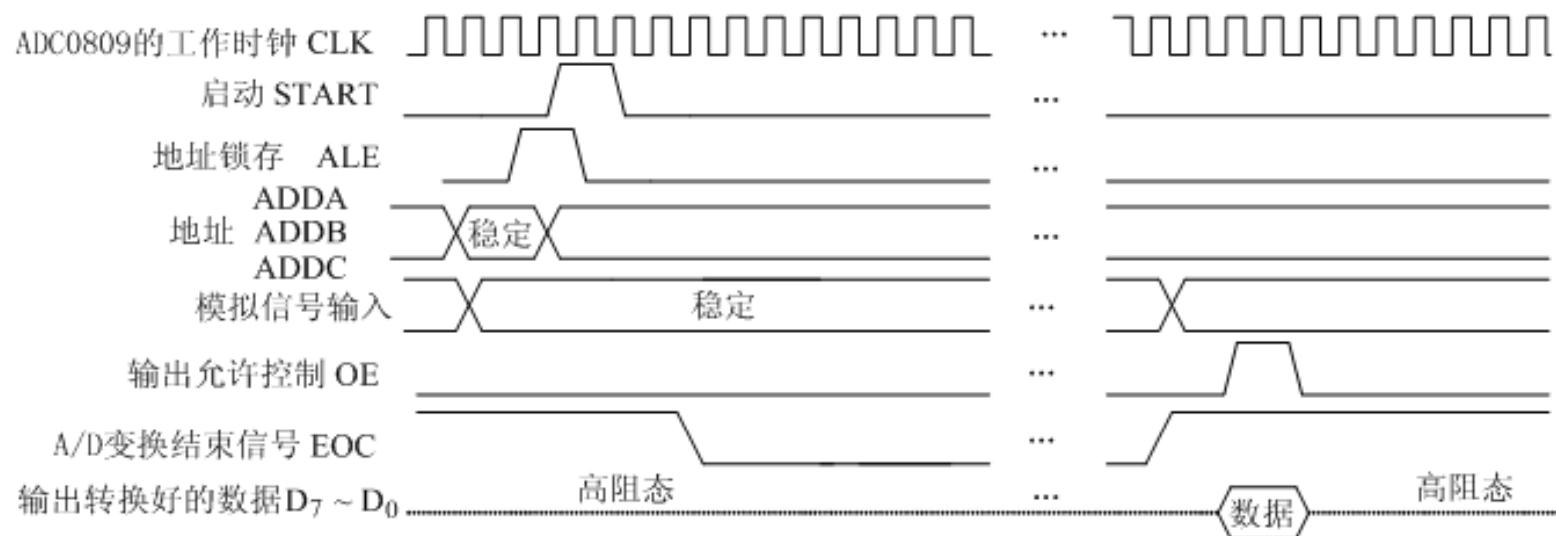
表 10-1 地址输入与模拟输入通道的选通关系图

选通模拟通道		IN ₀	IN ₁	IN ₂	IN ₃	IN ₄	IN ₅	IN ₆	IN ₇
地 址	ADDC	0	0	0	0	1	1	1	1
	ADDB	0	0	1	1	0	0	1	1
	ADDA	0	1	0	1	0	1	0	1

10.3 A/D转换器

10.3.4 典型集成A/D转换器及应用

1. ADC0809的应用



10-21 ADC0809 工作时序

10.3 A/D转换器

10.3.4 典型集成A/D转换器及应用

1. ADC0809的应用

【例 10-2】对于图 10-20 所示的应用电路，ADC0809 的输入模拟电压满量程为 5V，当输入电压为 1.96V 时，求对应的输出数字量。

解：输入模拟电压与输出数字量对应的十进制数成正比： $V_i = K \cdot D_{10}$ ，

因此， $\frac{5}{(11111111)_2} = \frac{1.96}{(D)_{10}}$ ；得输出数字量 $(D)_{10} \approx 100 = (01100100)_2$

10.3 A/D转换器

10.3.4 典型集成A/D转换器及应用

2. 串行A/D转换器MAXIM187/189



图 10-22 MAX 187/189 引脚图

10.4 简易正弦信号发生器设计

10.4.1 工作原理

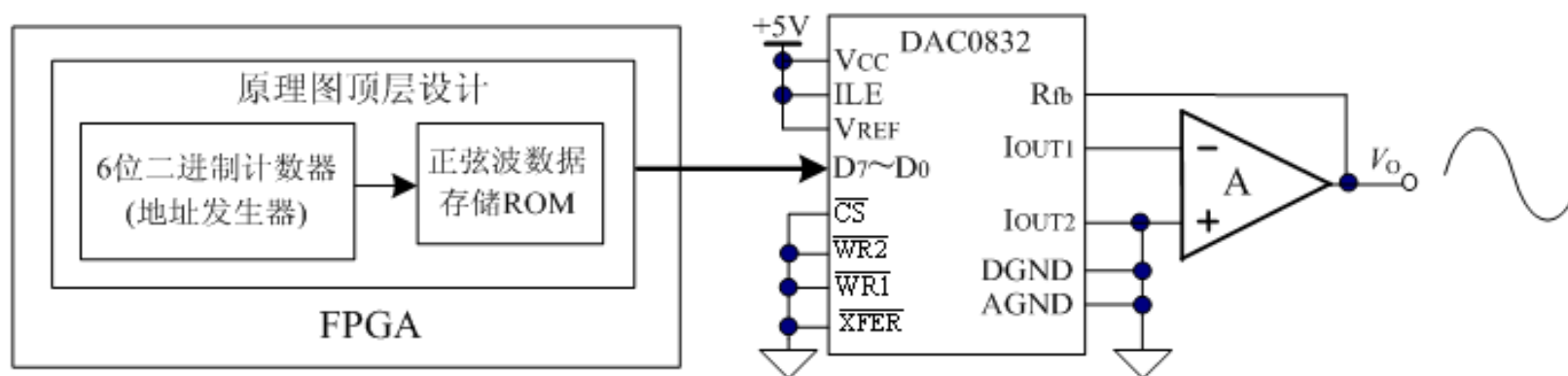


图 10-23 正弦信号发生器结构框图

10.4 简易正弦信号发生器设计

10.4.2 定制初始化波形数据文件

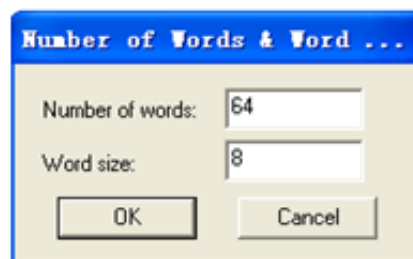


图 10-24 选择 mif 文件格式

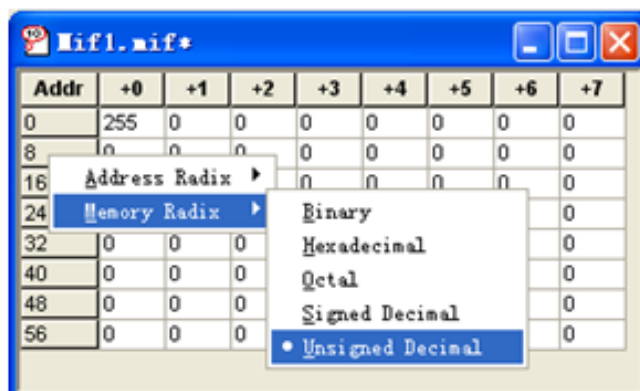


图 10-25 为 mif 文件输入数据

Addr	+0	+1	+2	+3	+4	+5	+6	+7
0	255	254	252	249	245	239	233	225
8	217	207	197	186	174	162	150	137
16	124	112	99	87	75	64	53	43
24	34	26	19	13	8	4	1	0
32	0	1	4	8	13	19	26	34
40	43	53	64	75	87	99	112	124
48	137	150	162	174	186	197	207	217
56	225	233	239	245	249	252	254	255

图 10-26 完成正弦波信号数据输入

10.4 简易正弦信号发生器设计

10.4.2 定制初始化波形数据文件

【例 10-2】romd.mif 文件

```
WIDTH = 8;  
DEPTH = 64;  
ADDRESS_RADIX = HEX;  
DATA_RADIX = HEX;  
CONTENT BEGIN  
    0      :      FF;  
    1      :      FE;  
    2      :      FC;  
    3      :      F9;  
    4      :      F5;  
    ... (数据略去)  
    3D     :      FC;  
    3E     :      FE;  
    3F     :      FF;  
END;
```

10.4 简易正弦信号发生器设计

10.4.3 定制LPM ROM元件

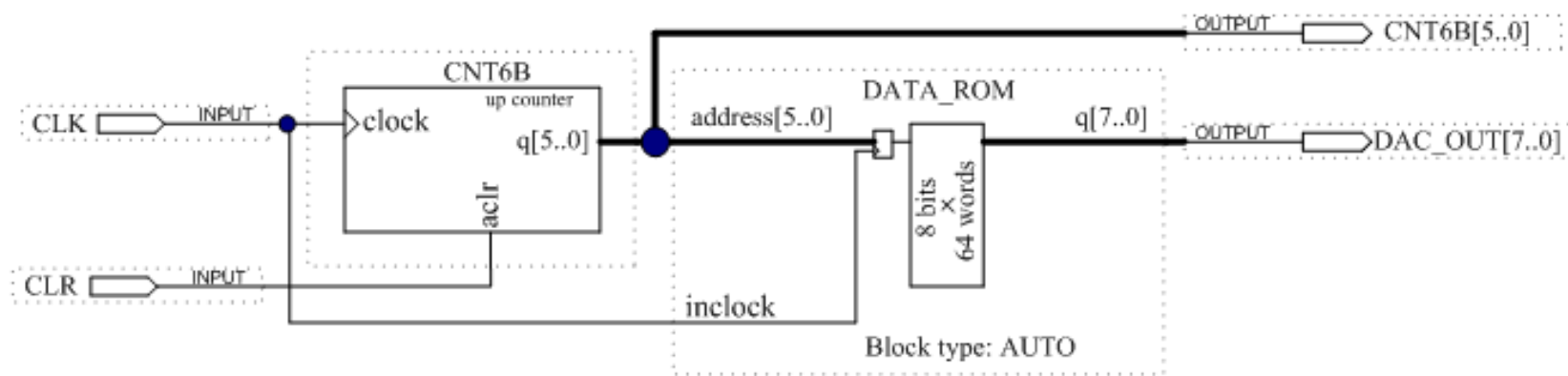


图 10-27 简易正弦信号发生器顶层电路设计

10.4 简易正弦信号发生器设计

10.4.4 完成顶层设计

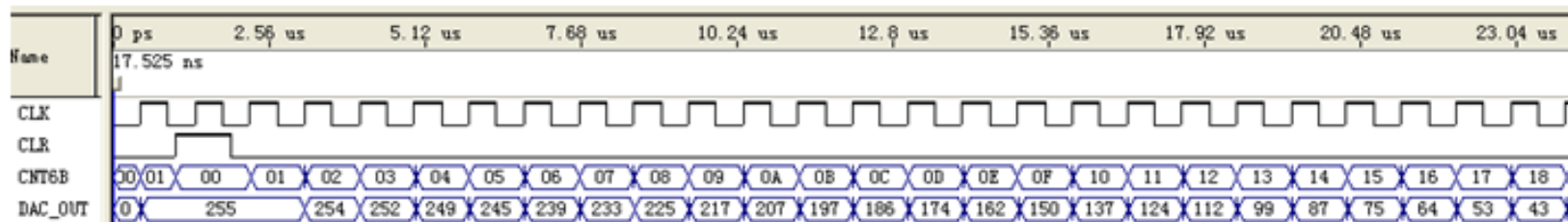


图 10-28 当前工程仿真波形输出

10.5 A/D采样控制电路设计

10.5.1 控制原理

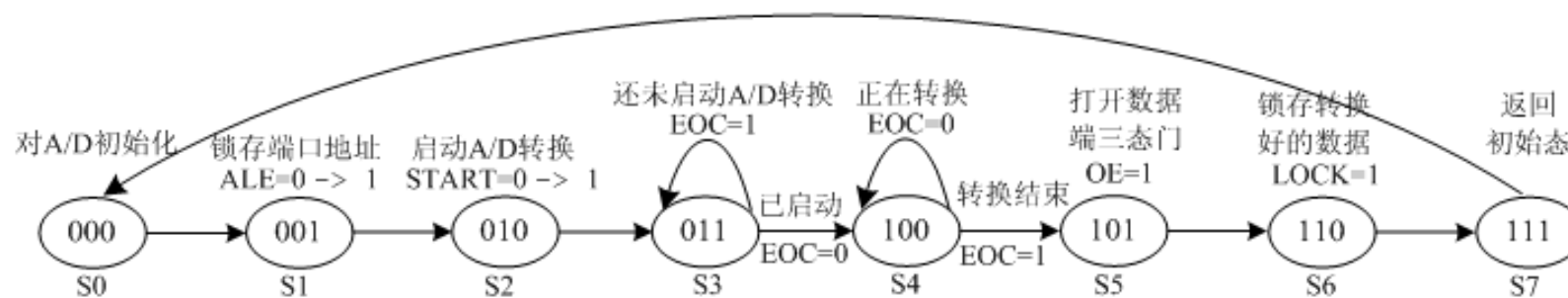


图 10-29 ADC0809 采样控制状态图

10.5 A/D采样控制电路设计

10.5.2 ADC采样控制电路设计

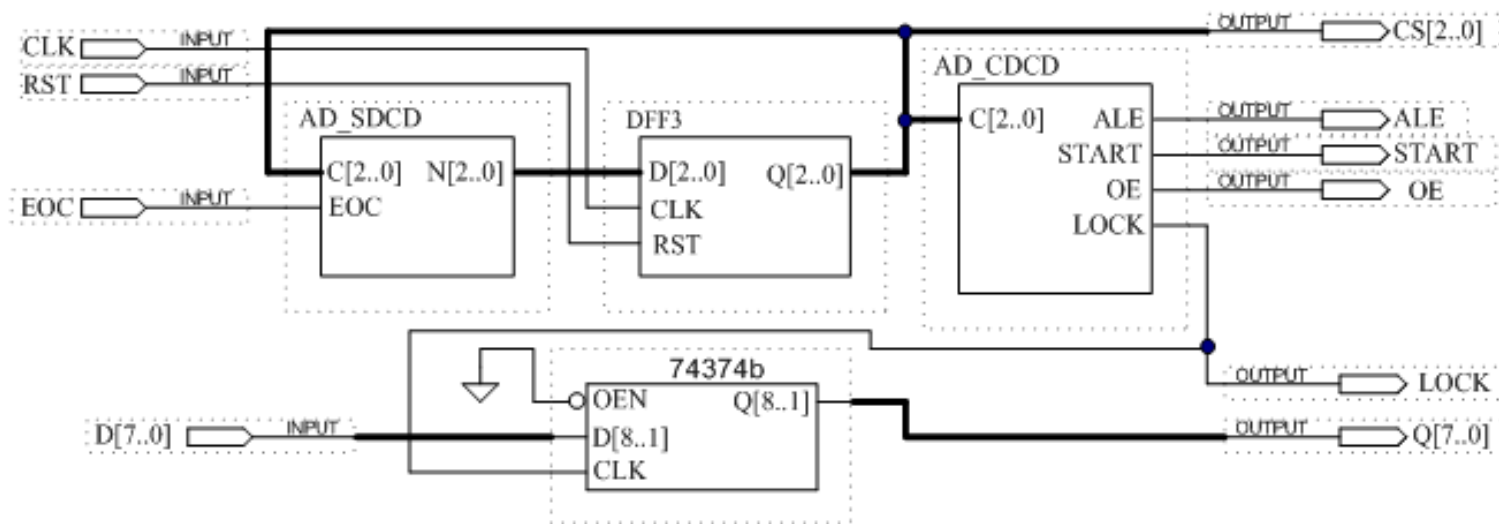


图 10-30 ADC0809 采样状态机控制电路

10.5 A/D采样控制电路设计

10.5.2 ADC采样控制电路设计

```
1 module AD_SDCD (C,N,EOC );
2   input[2:0] C ;   input EOC;   output[2:0] N ;
3   reg[2:0] N ;
4   always @(C or EOC) begin
5     case ( C )
6       3'B000 : N <= 3'B001 ;
7       3'B001 : N <= 3'B010 ;
8       3'B010 : N <= 3'B011 ;
9       3'B011 : if (EOC==1'b0) N<= 3'B100; else N<=3'B011 ;
10      3'B100 : if (EOC==1'b1) N<= 3'B101; else N<=3'B100 ;
11      3'B101 : N <= 3'B110 ;
12      3'B110 : N <= 3'B111 ;
13      3'B111 : N <= 3'B000 ;
14      default : N <= 3'B000 ;
15    endcase
16  end
17 endmodule
```

图 10-31 状态译码器 AD_SDCD 的描述

```
1 module AD_CDCD (C,ALE,START, OE,LOCK );
2   input[2:0] C;   output ALE, START,OE,LOCK;
3   reg ALE, START, OE, LOCK ;
4   always @(C ) begin
5     case ( C )
6       3'B000 : {ALE,START,OE,LOCK}<= 4'B0000;
7       3'B001 : {ALE,START,OE,LOCK}<= 4'B1000;
8       3'B010 : {ALE,START,OE,LOCK}<= 4'B1100;
9       3'B011 : {ALE,START,OE,LOCK}<= 4'B1000;
10      3'B100 : {ALE,START,OE,LOCK}<= 4'B0000;
11      3'B101 : {ALE,START,OE,LOCK}<= 4'B0010;
12      3'B110 : {ALE,START,OE,LOCK}<= 4'B0011;
13      3'B111 : {ALE,START,OE,LOCK}<= 4'B0000;
14      default : {ALE,START,OE,LOCK}<= 4'B0000;
15    endcase
16  end
17 endmodule
```

图 10-32 控制译码器 AD_CDCD 的描述

10.5 A/D采样控制电路设计

10.5.3 广义译码器设计

10.5 A/D采样控制电路设计

10.5.4 时序仿真与时序分析

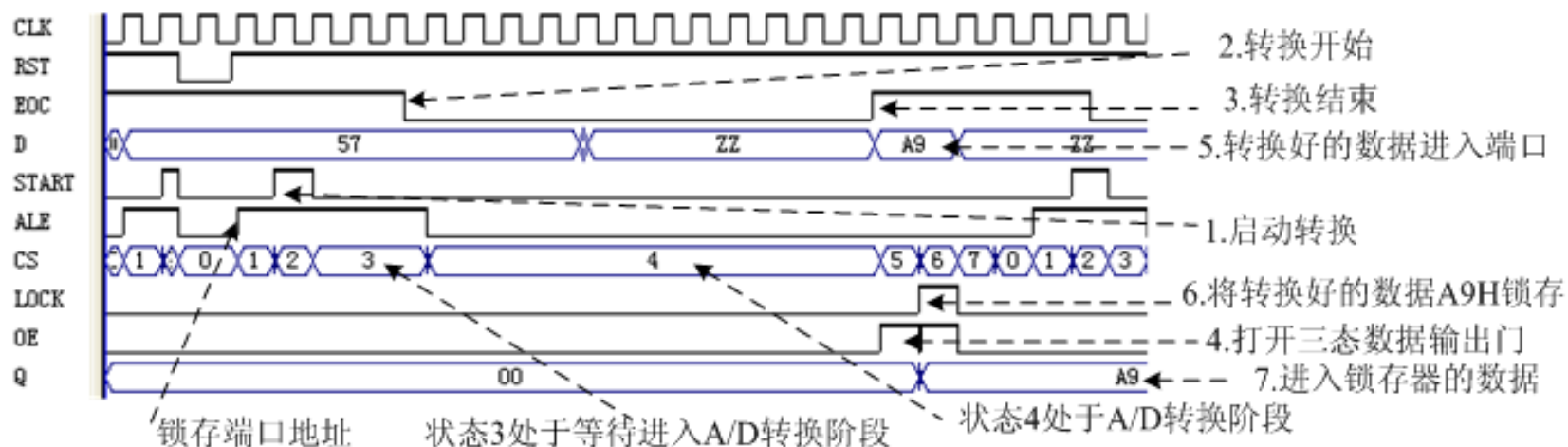


图 10-33 ADC0809 采样状态机工作时序

10.5 A/D采样控制电路设计

10.5.5 硬件实现与硬件实测

实验

10-1. 简易正弦信号发生器设计

10-2. 8通道逻辑分析仪示波器显示控制电路设计

10-3. A/D转换实验

10-4. A/D采样状态机控制电路设计

10-5. 采样保持器实验